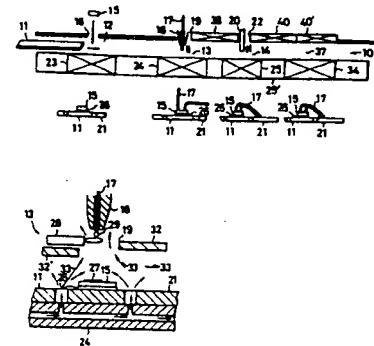


(54) SEMICONDUCTOR ELEMENT ASSEMBLING METHOD

(11) 61-253824 (A) (43) 11.11.1986 (19) JP  
(21) Appl. No. 60-95203 (22) 2.5.1985  
(71) TOSHIBA CORP (72) MITSUO KOBAYASHI(1)  
(51) Int. Cl. H01L21/60

**PURPOSE:** To enable to perform a highly reliable wire bonding having a high degree of strength to a semiconductor pellet at low cost by a method wherein a ball is formed in a reducing gas atmosphere, and the ball and an electrode pad are bonded by performing a thermopress welding in the state that the bonding area of the ball and the electrode pad is increased to twice or more of the cross-sectional area of a bonding wire.

**CONSTITUTION:** Reducing gas is fed into a conveying passage 10. A lead frame 11 is fed through a window 16 to a semiconductor pellet 15 in the state that it is heated up by a heater 23 at the die-bonding part 12, and the semiconductor pellet 15 is installed at the mounting part through the intermediary of a solder layer 26. Then, a wire bonding part 13 is provided, heated up, a capillary 18 comes down to the entrance of a window 19, and a ball 29 is formed by a burner 28. Subsequently, the capillary 18 is lowered, and a bonding wire 17 is thermopress-welded on an electrode pad 27 through the intermediary of the ball 29. At this time, the junction area of the electrode pad 27 and the ball 29 is formed twice or more of the cross-sectional area of a bonding wire 17, thereby enabling to bring the percentage of rejects to nothing.

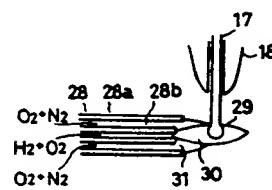
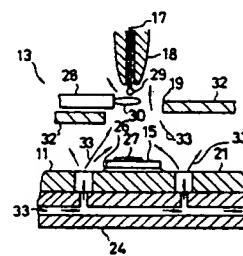


(54) SEMICONDUCTOR ELEMENT ASSEMBLING METHOD

(11) 61-253825 (A) (43) 11.11.1986 (19) JP  
(21) Appl. No. 60-95204 (22) 2.5.1985  
(71) TOSHIBA CORP (72) MITSUO KOBAYASHI(1)  
(51) Int. Cl. H01L21/60

**PURPOSE:** To enable to perform a highly reliable wire bonding having high degree of strength on a semiconductor pellet at low cost by a method wherein a ball is formed by heating the tip part of a bonding wire using the oxygen-hydrogen flame consisting of a specific mixed gas, and the ball is thermo-press welded on the prescribed region of a semiconductor member in a reducing gas atmosphere.

**CONSTITUTION:** An oxygen-hydrogen flame 30 is formed by jetting out the mixed gas of H<sub>2</sub> and O<sub>2</sub> in the ratio of 2:1 from the inner pipe 28b, and a ball is formed using said oxygen-hydrogen flame 30. O<sub>2</sub>+N<sub>2</sub> gas is jetted out from the outer pipe 28a, and an air curtain 31 surrounding the oxygen-hydrogen flame 30 is formed. A ball 29 is formed using a burner 28 by emitting reducing gas 33, consisting of mixed gas of H<sub>2</sub> (5~20%):N<sub>2</sub> (80~95%) from a heater block 14 while the tip part of a bonding wire 17 is being surrounded by the covers 32 and 32' which constitute a window 19, and a wire bonding part 13 is brought in a reducing atmosphere. The appropriate ratio of said mixed gas is O<sub>2</sub> (20~100%):N<sub>2</sub> (80~0%).

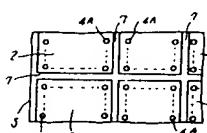
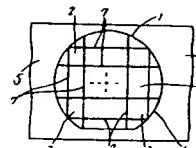


(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(11) 61-253826 (A) (43) 11.11.1986 (19) JP  
(21) Appl. No. 60-95495 (22) 7.5.1985  
(71) HITACHI LTD (72) MICHIAKI FURUKAWA(1)  
(51) Int. Cl. H01L21/60, H01L21/58

**PURPOSE:** To prevent a wafer from being distorted as well as protruded electrodes connecting the wafer to a wiring substrate from being damaged by a method wherein a semiconductor substrate is provided with separating grooves for preventing thermal effect.

**CONSTITUTION:** As for the bonding agent, such as a rubber base adhesive acting as thermal stress buffer between a semiconductor substrate 1 and a base 5 is applicable. Besides, any heat generated by the semiconductor substrate 1 can be conducted efficiently to the base 5 through metallic cotton with excellent conductivity impregnated with the bonding agent 6. Thermal effect preventing grooves 7 can prevent the semiconductor substrate 1 from being distorted, and protruded electrodes 4 from being damaged by reducing the thermal stress due to the difference in thermal expansion coefficient between the semiconductor substrate 1 and a wiring substrate 3.



(19)



JAPANESE PATENT OFFICE

9

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07321248 A

(43) Date of publication of application: 08.12.95

(51) Int. Cl

H01L 23/12

H01L 23/29

H01L 23/31

(21) Application number: 06134885

(71) Applicant: NEC CORP

(22) Date of filing: 26.05.94

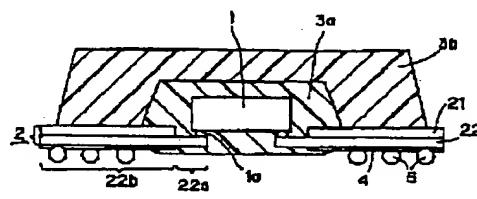
(72) Inventor: NAKAJIMA HIROFUMI

(54) BALL GRID ARRAY SEMICONDUCTOR DEVICE  
AND MANUFACTURE THEREOF

(57) Abstract:

PURPOSE: To package a semiconductor element whose electrodes are provided at higher pitches than conventional ones, by improving the adhesiveness of a sealing resin to a chip carrier (TAB tape), and by preventing the peeling of a board in the case of its mounting.

CONSTITUTION: On a board 21 made of polyimide resin, a chip carrier 2 provided with leads 22 each of which has an inner lead 22a and outer lead 22b is provided. To this chip carrier 2, a semiconductor element 1 is bonded. A first molding resin 3a wherein the semiconductor element 1 and the inner lead part of the chip carrier 2 are buried completely is formed. A second molding resin 3b which covers both the top surface of the chip carrier 2 and the part of the first molding resin 3a which is present on the upper side than the chip carrier 2 is formed. On the outer leads 22b, solder bumps 5 are formed.



COPYRIGHT: (C)1995,JPO

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-321248

(43)公開日 平成7年(1995)12月8日

(51)Int.Cl.<sup>6</sup>

H 01 L 23/12

23/29

23/31

識別記号

庁内整理番号

F I

技術表示箇所

8617-4M

H 01 L 23/12

L

23/30

B

審査請求 有 請求項の数 6 FD (全 7 頁)

(21)出願番号

特願平6-134885

(22)出願日

平成6年(1994)5月26日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 中島 宏文

東京都港区芝五丁目7番1号 日本電気株  
式会社内

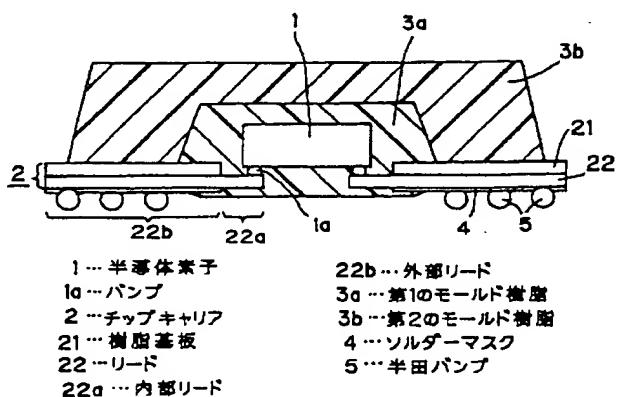
(74)代理人 弁理士 尾身 祐助

(54)【発明の名称】 ポールグリッドアレイ半導体装置およびその製造方法

(57)【要約】

【目的】 チップキャリア (TABテープ) と封止樹脂との密着性を向上させ実装時の基板の剥離を防止する。電極間ピッチのより短い半導体素子をパッケージングできるようにする。

【構成】 ポリイミドからなる樹脂基板21上に、内部リード22a、外部リード22bを有するリード22を設けてなるチップキャリア2に、半導体素子1をボンディングする。半導体素子1およびチップキャリア2の内部リード部を完全に内包する第1のモールド樹脂3aを形成する。チップキャリア2の上面を覆い、第1のモールド樹脂3aのチップキャリア2より上の部分を被覆する第2のモールド樹脂3bを形成する。外部リード22b上に半田バンプ5を形成する。



## 【特許請求の範囲】

【請求項1】樹脂基板上に内部リード部と外部リード部とを備えるリードが複数個形成されてなるチップキャリアと、

電極端子が前記チップキャリアの内部リード部に接続されている半導体素子と、前記半導体素子および前記チップキャリアの前記内部リード部を内包して形成された第1のモールド樹脂層と、前記チップキャリアの上面を覆い、前記第1のモールド樹脂層の前記チップキャリアより上の部分の周囲覆うように形成された第2のモールド樹脂層と、

前記チップキャリアの前記外部リード部の下面に形成された金属バンプと、を有することを特徴とするボールグリッドアレイ半導体装置。

【請求項2】前記金属バンプの下面が前記第1のモールド樹脂層の下面より突出していることを特徴とする請求項1記載のボールグリッドアレイ半導体装置。

【請求項3】前記チップキャリアの表面には、前記金属バンプの形成領域を規定するソルダーマスクが形成されていることを特徴とする請求項1記載のボールグリッドアレイ半導体装置。

【請求項4】前記半導体素子上にヒートスプレッダが固定されていることを特徴とする請求項1記載のボールグリッドアレイ半導体装置。

【請求項5】前記リードが前記樹脂基板の両面に形成されていることを特徴とする請求項1記載のボールグリッドアレイ半導体装置。

【請求項6】(1)樹脂基板上に内部リード部と外部リード部とを備えるリードが複数個形成されているチップキャリアの内部リード部上に半導体素子の電極端子を接続する工程と、

(2)前記チップキャリアの外部リード部を上下両面よりクリンプし、前記半導体素子および前記チップキャリアの内部リード部を第1のモールド樹脂層にて封止する工程と、

(3)前記チップキャリアの下面および前記第1のモールド樹脂の下面を金型に接触させ、前記チップキャリアの上面を覆い前記第1のモールド樹脂層の前記チップキャリアより上の部分の周囲を覆う第2のモールド樹脂層を形成する工程と、を有することを特徴とするボールグリッドアレイ半導体装置の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は、表面実装用パッケージ構造をもつボールグリッドアレイ半導体装置に関し、特に、TABボンディング方式にて接続された半導体素子を有する樹脂封止型のボールグリッドアレイ半導体装置及びその製法に関するものである。

## 【0002】

【従来の技術】近年の電子機器の軽小短薄化の傾向に添

うものとして、また組み立て工程の自動化に適合するものとして、電子機器の組み立ては表面実装方式で行うことが主流となってきている。表面実装方式に適合する半導体装置としては、従来よりQFP (Quad Flat Package) 構造のものやSOJ (Small Outline J-leaded Package) 構造のものが広く用いられてきた。而して、これらの半導体装置は外部リードがパッケージの外周囲に沿って配置されるものであるため、ピン数が増加すると、ピン間のピッチが狭くなり、実装技術の限界を越えてしまうことになる。

【0003】この難点を克服するものとしてピンを2次元的に取り出す方式が開発され、実用化されている。その一種にボールグリッドアレイ (ball grid array: BGA) と呼ばれるパッケージ構造がある。図7は、従来の樹脂封止型ボールグリッドアレイ半導体装置の断面図である。同図に示されるように、ガラスエポキシ樹脂等からなる樹脂基板21とその表面に形成された銅箔のリード22によりチップキャリア2が形成されており、チップキャリア上に半導体素子1がマウントされている。

【0004】半導体素子1上に形成されたパッドと、チップキャリアのリード22間にAu線のボンディングワイヤ8によって接続されている。樹脂基板21の表面に形成されたリード22は、スルーホール23を介して基板裏面のリード22に接続されており、基板裏面のリード上には外部端子となる半田バンプ5が形成されている。このようにして、半導体素子1のパッドは半田バンプ5に接続されている。半導体素子1は、チップ基板2の表面に形成されたモールド樹脂3によって封止されている。チップキャリア2の裏面には半田バンプの位置を規定するソルダーマスク4が形成されている。なお、上述した従来技術は、例えば米国特許第5,216,278号明細書等により公知となっている。

## 【0005】

【発明が解決しようとする課題】上述した従来の樹脂封止型ボールグリッドアレイ半導体装置は、以下の問題点を有するものであった。第1に、チップキャリアの片側のみが樹脂封止されているために、封止樹脂とチップキャリアは樹脂の接着力だけで接着されているに過ぎないので、表面実装時の加熱によって樹脂内の水分が蒸発して膨張し、これにより簡単に基板が剥がれてしまうという欠点があった。この点に関連して、実装前にオープン内で乾燥し、乾燥後24時間以内に実装を終えるようにする等の配慮が必要であり、取り扱いが煩雑であった。第2に、半導体素子は吸湿性の高いチップキャリア上に直接ボンディングされており、このチップキャリアは封止されていないので、樹脂基板の吸湿によって半導体素子が劣化する恐れがあり長期信頼性に乏しいものであった。

【0006】第3の問題点は、従来のボールグリッドアレイパッケージが金線による接続技術を用いているため

に、半導体素子の電極ピッチとして最小 $120\mu\text{m}$ までしか対応できず、より狭い電極ピッチの半導体素子を組み込むことはできなかった。第4に、高温加熱が困難でかつ軟らかい樹脂基板上のリード(銅箔)にワイヤボンディング行うものであるため、接続抵抗が低く信頼性の高いボンディングが困難であった。

【0007】第5に、電気信号がボンディングワイヤ7によって樹脂基板上面のリード22に伝播された後、スルーホール23を通し、基板下面のリード22に伝わり、その後半田バンプ5を介して実装基板に伝わるので、半導体素子から実装基板迄の信号伝達経路が長く、伝搬遅延時間が長くなり、ノイズも大きくなるという問題点があった。本発明はこのような従来例の問題点に鑑みてなされたものであって、その解決すべき課題は、上述の問題点を一挙に解決しうるポールグリッドアレイパッケージ構造の半導体装置を提供することである。

#### 【0008】

【課題を解決するための手段】上記課題を解決するために、本発明によれば、樹脂基板(21)上に内部リード部(22a)と外部リード部(22b)とを備えるリード(22)が複数個形成されてなるチップキャリア

(2)と、電極端子(1a)が前記チップキャリアの内部リード部に接続されている半導体素子(1)と、前記半導体素子および前記チップキャリアの前記内部リード部を内包して形成された第1のモールド樹脂層(3a)と、前記チップキャリアの上面を覆い、前記第1のモールド樹脂層の前記チップキャリアより上の部分の周囲覆うように形成された第2のモールド樹脂層(3b)と、前記チップキャリアの前記外部リード部の下面に形成された金属バンプ(5)と、を有するポールグリッドアレイ半導体装置、が提供される。

【0009】また、本発明によれば、

① 樹脂基板(21)上に内部リード部と外部リード部とを備えるリード(22)が複数個形成されているチップキャリア(2)の内部リード上に半導体素子(1)の電極端子を接続する工程と〔図2(a)〕、

② 前記チップキャリアの外部リード部(22b)を上下両面よりクランプし、前記半導体素子(1)および前記チップキャリア(2)の内部リード部(22a)を第1のモールド樹脂層(3a)にて封止する工程と〔図2(b)、(c)〕、

③ 前記チップキャリアの下面および前記第1のモールド樹脂の下面を金型(103、108)に接触させ、前記チップキャリアの上面を覆い前記第1のモールド樹脂層の前記チップキャリアより上の部分の周囲を覆う第2のモールド樹脂層(3b)を形成する工程と〔図2(d)、(e)〕、を有するポールグリッドアレイ半導体装置の製造方法、が提供される。

#### 【0010】

【実施例】次に、本発明の実施例について図面を参照し

て説明する。

【第1の実施例】図1は、本発明の第1の実施例のポールグリッドアレイ半導体装置の断面図である。同図に示されるように、半導体素子1が搭載されるチップキャリア2は、ポリイミドテープまたはガラスエポキシからなる樹脂基板21と銅箔のリード22とから構成されている。リード22の内部リード22a上にフェースダウンの方式にて半導体素子のバンプ1aがボンディングされている。リード22の外部リード22b部には、ソルダーマスク4が形成されており、外部リード22bのソルダーマスクで覆われていない部分に半田バンプ5が形成されている。この半田バンプ5は、Pb/Sn共晶合金により形成してもよいが、高温半田を用いることもできる。

【0011】半導体素子1およびこれがボンディングされている内部リード22aは、完全に第1のモールド樹脂3aによって包囲されている。そして、第1のモールド樹脂3aのチップキャリア2より上の部分は第2のモールド樹脂3bによって被覆されている。この第2のモールド樹脂3bを設ける主目的は、チップキャリア2の機械的強度を補強するとともに外部リード部の平坦性を確保することである。したがって、第2のモールド樹脂3bによって、第1のモールド樹脂3aの上面を覆わないようにすることもできる。

【0012】このように構成された半導体装置では、半導体素子が第1のモールド樹脂内に収容されたため半導体素子に対する耐湿性は格段に向上している。また、チップキャリアの内部リードの部分は、第1のモールド樹脂によって上下面が被覆されているため、モールド樹脂からの剥離が起こり難くなっている。この剥離問題は、この部分のチップキャリアの吸湿性が抑制されることにより一層改善されている。従来例では、オープン中の乾燥後24時間以内に実装を完了しなければならなかつたが、本実施例の場合、乾燥後72時間経過後の実装によっても内部リード部での剥離は認められなかつた。

【0013】次に、図2を参照して図1に示した本発明の第1の実施例の製造方法について説明する。なお、図2(a)～(e)は、第1の実施例の製造工程を順に示した工程断面図である。ポリイミド等からなる樹脂基板21にパンチングにより予めデバイスホール21aを開孔し、これに銅箔を貼着する。この銅箔をフォトエッチング法によりパターニングして、内部リード22a、外部リード22bを有するリード22を形成する。続いて、チップキャリアの下側表面に、後に半田バンプが形成される個所に開孔を有するソルダーマスク4を形成し、内部リード部および半田バンプのランド部に錫(Sn)または金(Au)をメッキを施してチップキャリア2の作製を完了する。

【0014】次に、Auのバンプ1aを有する半導体素

子1を、一括ボンディング法 (gangbonding method)によりチップキャリアの内部リード22aに接続する〔図2(a)〕。この一括ボンディング法を採用することによりワイヤボンディング法に比較してボンディング時間を短縮することができる。この効果はピン数の増加に従って顕著になる。

【0015】次に、半導体素子1のボンディングされたチップキャリア2をトランスファモールド装置の金型内に配置する。すなわち、第1の下金型101と第1の上金型102間にチップキャリア2を配置し、チップキャリアの外部リード部を両金型によってクランプする〔図2(b)〕。この状態で金型キャビティ内に溶融樹脂を流し込み第1回目の樹脂封止を行う。封止樹脂としては、クレゾール・ノボラック系のエポキシ樹脂を用い、硬化剤としてフェノール・ノボラック系樹脂を使用した。また、フィラーには、放熱性向上のためにシリカを用いた。

【0016】樹脂の硬化後、モールド装置より取り出されると、半導体素子が第1のモールド樹脂3aにて封止された半導体装置が得られる〔図2(c)〕。続いて、この半導体装置を第2の下金型103、第2の上金型104を有するトランスファ・モールド装置内に配置し、型締めを行ってチップキャリア2の外周部を第2の上金型104でクランプするとともに第1のモールド樹脂3aの下面およびチップキャリア2の下面を第2の下金型103に密着させる〔図2(d)〕。

【0017】この状態で溶融樹脂を流し込み第2回目の樹脂封止を行う。封止樹脂としては第1回目の材料と同等のものを用いた。樹脂の硬化後、モールド装置より取り出されると、半導体素子が第1のモールド樹脂3a、第2のモールド樹脂3bにて2重に封止された半導体装置が得られる〔図2(e)〕。さらに、この半導体装置を数時間加熱してモールド樹脂のキュアを行った後、外部リード22b上に半田バンプ5を形成すれば、図1に示される本実施例の半導体装置が得られる。半田バンプ5は、半田ボールの半田付けやディスポーザによる溶融半田の滴下等の方法により形成することができる。なお、上記実施例では、第1のモールド樹脂と第2のモールド樹脂とを同じ材料により形成していたが、異なる材料を用いて形成するようにしてもよい。その場合にも、熱膨張係数が大きく異なることのないようにする必要がある。

【0018】本発明による半導体装置は2回の樹脂封止工程を経て形成されるが、このようにする理由は、図2(e)に示す形状の半導体装置を図3に示すように下金型109、上金型110を用いて1回の樹脂封止工程により得ようとした場合、樹脂が外部リード22bの下面に回り込んで、ここに樹脂バリ3'が形成されてしまうので、これを避けるためである。すなわち、上述のように2段階封止法を採用することにより、半導体素子1の

素子形成面にチップキャリアの下面より突き出す厚さの樹脂層を形成することができるとともにチップキャリアの半田バンプ形成面に樹脂バリが形成されることのないようにすることができる。

【0019】【第2の実施例】図4は、本発明の第2の実施例の半導体装置の断面図である。図4において、図1の第1の実施例の部分と同等の部分には同一の参照番号が付けられているので重複する説明は省略するが、本実施例においては、半導体素子1の素子形成面と反対側の面にヒートスプレッダ6が接着されている。ヒートスプレッダ6の上面は大気中に露出されており、半導体素子からの発熱はこのヒートスプレッダを介して大気中に放出される。

【0020】また、本実施例においては、ソルダーマスク4がチップキャリア2の上面側にも形成されている。このチップキャリアの表面に塗付されたソルダーマスクは、チップキャリア2と第1のモールド樹脂および第2のモールド樹脂との界面の応力を吸収する効果があり、さらに化学的に安定で接着性の低いポリイミドテープとモールド樹脂との間に介在して密着性を高める効果がある。

【0021】ヒートスプレッダ6の側面には突起6aが形成されている。この突起は、第1のモールド樹脂3aとヒートスプレッダとの結合を強化するとともに、水分の侵入経路を長くして、ヒートスプレッダの樹脂界面を経由する水分の侵入を防止するべく設けられたものである。図示した例では突起6aは1個のみであったがこれを複数個設けるようにしてもよい。この実施例では、ヒートスプレッダ6の上面が外部に露出しているが、より耐湿性が求められる半導体装置においてはヒートスプレッダをモールド樹脂中に埋設するようにしてもよい。

【0022】次に、図5を参照して図4に示した本発明の第2の実施例の製造方法について説明する。なお、図5(a)～(d)は、第2の実施例の製造工程を工程順に示した工程断面図である。まず、内部リード部および半田バンプ形成領域を除く上下面にソルダーマスク4を形成したチップキャリア2を用意し、第1の実施例の場合と同様の方法により、チップキャリア2の内部リードに半導体装置1のバンプをボンディングする。次に、ヒートスプレッダ6に銀ペースト7を塗布し、チップキャリアを反転させて半導体素子の裏面をヒートスプレッダ上に載置し、銀ペーストのキュアを行う〔図5(a)〕。

【0023】次に、ヒートスプレッダ6の貼着された半導体素子1を保持するチップキャリア2をトランスファモールド装置の金型内に、ヒートスプレッダ6を下にして配置する。すなわち、第1の下金型105と第1の上金型106間にチップキャリア2を配置し、チップキャリアの外部リード部を両金型によってクランプし、ヒートスプレッダの表面を第1の下金型105の内面に密着

させる〔図5(b)〕。この状態で溶融樹脂をキャビティ内に流し込み第1回目の樹脂封止を行う。

【0024】樹脂の硬化後、モールド装置より取り出すと、ヒートスプレッダ6の表面が外部に露出し、半導体素子が第1のモールド樹脂3aにて封止された半導体装置が得られる〔図5(c)〕。続いて、この半導体装置を第2の下金型107、第2の上金型108を有するトランスマルチ・モールド装置内に配置し、型締めを行って、第1のモールド樹脂3aの下面(図では上側になっている)およびチップキャリア2の外部リード22b側の面を第2の上金型108の内面に密着させるとともにチップキャリア2の外周部およびヒートスプレッダ6の外表面を第2の上金型107でクランプする〔図5(d)〕。

【0025】この状態で金型のキャビティ内に溶融樹脂を流し込み第2回目の樹脂封止を行なう。樹脂の硬化後、モールド装置より取り出すと、第1のモールド樹脂3a、第2のモールド樹脂3bにて2重に封止された半導体装置が得られる。続いて、この半導体装置を数時間加熱してモールド樹脂のキュアを行った後、外部リード22b上に半田バンプ5を形成すれば、図4に示される本実施例の半導体装置が得られる。

【0026】【第3の実施例】図6は、本発明の第3の実施例を示す断面図である。同図において、図1に示された第1の実施例の部分と対応する部分には同一の参考番号が付せられているので重複する説明は省略するが、本実施例においては、樹脂基板21の表面側にも配線が施され、表裏両面のリード22はスルーホール23により接続されている。これにより、第1の実施例の場合よりも高密度配線が可能となり、また配線の自由度を大きく確保することが可能になる。

【0027】以上好ましい実施例について説明したが、本発明は上記実施例に限定されるものではなく、本願発明の要旨を変更しない範囲内において各種の変更が可能である。例えば、半田バンプ5に代え、半田メッキの施されたCu球のような金属ボールを用いてもよく、また、半導体素子のバンプもAuバンプに代え、半田バンプとすることができる。さらに、バンプレスの半導体素子を用い、Alパッドに直接TABボンディングを行ってAl/Cu合金による接続を行ってもよい。この場合、チップキャリアの内部リード部にはCuスタッドを形成しておくことが望ましい。また、第1回目の樹脂封止工程に先立って、半導体素子の素子形成面にポッティング樹脂膜を形成しておくようにしてもよい。

【0028】そして、本発明は、請求項の記載に関連して、さらに次の態様をとりうるものである。

【請求項a】 前記第2のモールド樹脂層が前記第1のモールド樹脂層の上表面を覆っていることを特徴とする請求項1記載のポールグリッドアレイ半導体装置。

【請求項b】 前記樹脂基板にはデバイスホールが形成

されており、前記半導体素子が該デバイスホール内に配置されていることを特徴とする請求項1記載のポールグリッドアレイ半導体装置。

【請求項c】 前記ヒートスプレッダの上表面が外部に露出していることを特徴とする請求項4記載のポールグリッドアレイ半導体装置。

【請求項d】 前記ヒートスプレッダが側面に1乃至複数個の突起を有していることを特徴とする請求項4記載のポールグリッドアレイ半導体装置。

10 【0029】

【発明の効果】以上説明したように、本発明によるポールグリッドアレイ半導体装置は、TABテープ上に搭載された半導体素子を第1、第2のモールド樹脂を用いて封止したものであるので、以下の効果を奏することができる。

(a) チップキャリア(TABテープ)を第1のモールド樹脂にて上下面より挟んでいるので、チップキャリアとモールド樹脂との密着性が向上し、樹脂基板の吸湿性が抑制される。特に、実装時には、これら2つの効果の

20 相乗作用により基板剥離を防止することができる。

【0030】(b) 半導体素子の接続にTABボンディング法を用いたことにより、半導体素子の電極ピッチを従来の $120\mu m$ から半分の $60\mu m$ に縮小することが可能になり、半導体素子面積を縮小することが、あるいは半導体素子をより高密度化することが可能となる。また、TABテープの接続方式を採用しているので、樹脂基板上の配線にワイヤボンディングを行うことによるボンディング不良の発生を回避することができ半導体装置の信頼性を高めることができる。

30 (c) 単層のリードをもつチップキャリアを用いる場合には、半導体素子の電極と実装基板上の端子とをほぼ最短距離で接続することが可能となり、信号伝搬遅延時間が短く、ノイズの低い半導体装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例の半導体装置の断面図。

【図2】本発明の第1の実施例の半導体装置の製造方法を説明するための工程断面図。

40 【図3】本発明による半導体装置の製造方法の効果を説明するための断面図。

【図4】本発明の第2の実施例の半導体装置の断面図。

【図5】本発明の第2の実施例の半導体装置の製造方法を説明するための工程断面図。

【図6】本発明の第3の実施例の半導体装置の断面図。

【図7】従来例の断面図。

【符号の説明】

1 半導体素子

1a バンプ

2 チップキャリア

21 樹脂基板

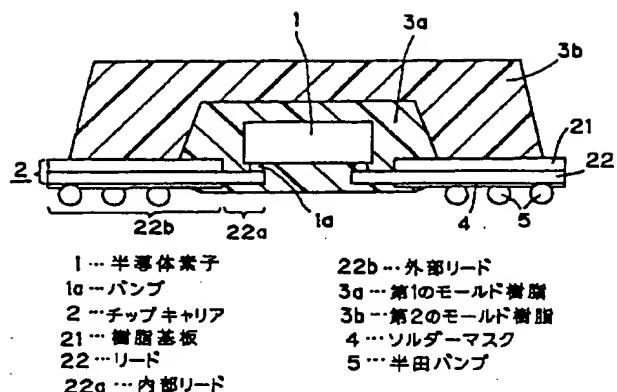
9

- 21 a デバイスホール  
 22 リード  
 22 a 内部リード  
 22 b 外部リード  
 23 スルーホール  
 3 モールド樹脂  
 3' 樹脂バリ  
 3 a 第1のモールド樹脂  
 3 b 第2のモールド樹脂  
 4 ソルダーマスク  
 5 半田バンプ

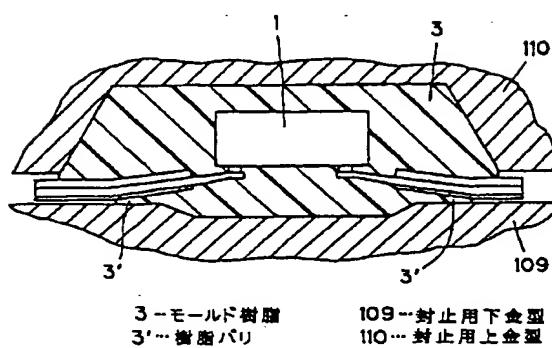
10

- 6 ヒートスプレッダ  
 6 a 突起  
 7 銀ペースト  
 8 ボンディングワイヤ  
 101、105 第1の下金型  
 102、106 第1の上金型  
 103、107 第2の下金型  
 104、108 第2の上金型  
 109 封止用下金型  
 110 封止用上金型

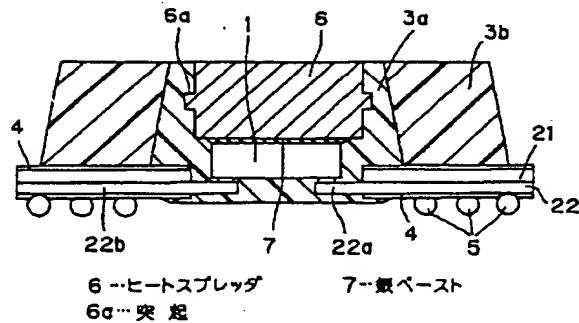
【図1】



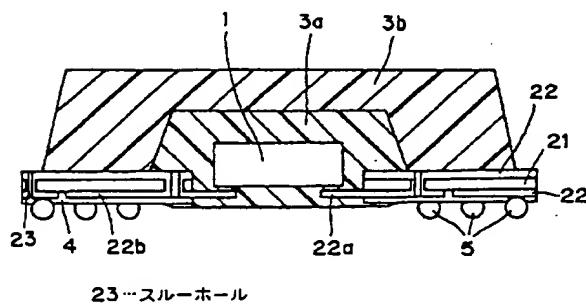
【図3】



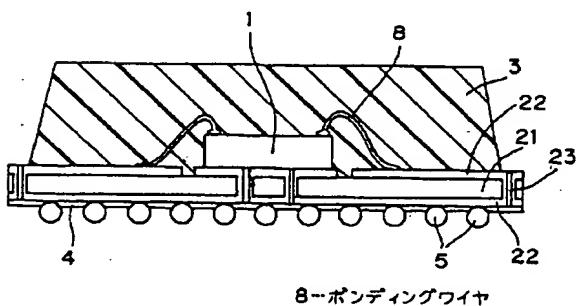
【図4】



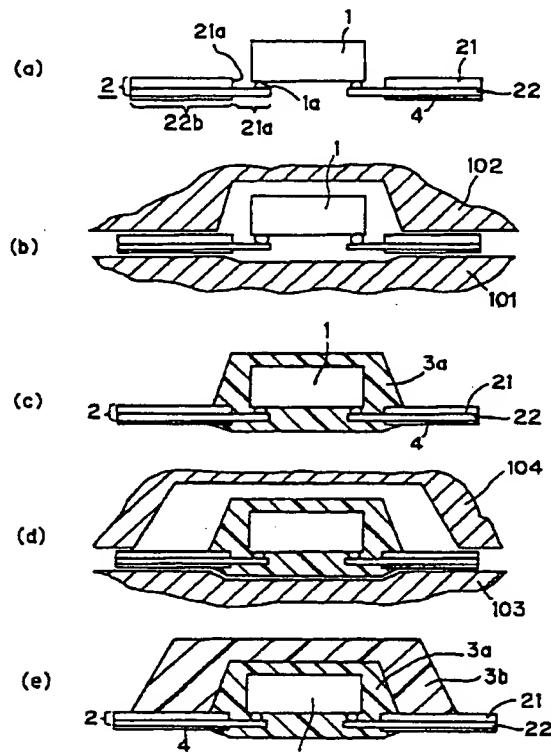
【図6】



【図7】



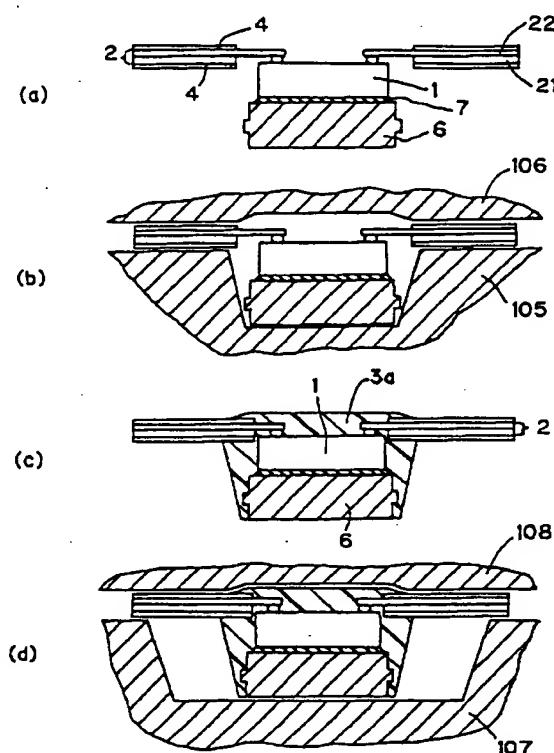
【図2】



21a…デバイスホール  
101…第1の下金型  
102…第1の上金型

103…第2の下金型  
104…第2の上金型

【図5】



105…第1の下金型  
107…第2の下金型  
106…第1の上金型  
108…第2の上金型